

T S2/5/1

2/5/1

DIALOG(R) File 347:JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

04135486 **Image available**

FORMATION OF ELECTRODE PATTERN FOR LIQUID CRYSTAL-DISPLAY ELEMENT

PUB. NO.: 05-127186 [JP 5127186 A]
PUBLISHED: May 25, 1993 (19930525)
INVENTOR(s): SUZUKI MASAAKI
APPLICANT(s): CANON INC [000100] (A Japanese Company or Corporation), JP
(Japan)
APPL. NO.: 03-313174 [JP 91313174]
FILED: November 01, 1991 (19911101)
INTL CLASS: [5] G02F-001/1343; G03F-007/20
JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 29.1
(PRECISION INSTRUMENTS -- Photography & Cinematography)
JAPIO KEYWORD: R011 (LIQUID CRYSTALS)
JOURNAL: Section: P, Section No. 1609, Vol. 17, No. 498, Pg. 26,
September 08, 1993 (19930908)

ABSTRACT

PURPOSE: To prevent the pattern shifting at the time of exposing by making combination use of respective photographic stages by simultaneous full-surface exposing and divided exposing, respectively at the time of subjecting the photoresist formed on a substrate to pattern exposing.

CONSTITUTION: After a resist film is formed on the glass substrate 1 formed with the film of ITO as a transparent electrode film, a glass mask having desired patterns is brought near thereto and the entire surface is irradiated with UV light by a proximity type simultaneous full-surface exposing device. The ITO film exposed by development is etched to form striped transparent electrode patterns 2. Metallic electrode patterns 4 are formed by the similar method on these electrode substrate 2. The photoresist is formed again in order to repair the shorting defect between the adjacent striped electrodes generated in this stage. The entire surface is divided to four areas and is exposed 4 times with the respectively desired resist patterns 5 by a split exposing device of a mirror projection system in the exposing stage of the photoresist.

?

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-127186

(43)公開日 平成5年(1993)5月25日

(51)Int.Cl.⁵

G 0 2 F 1/1343

G 0 3 F 7/20

識別記号

庁内整理番号

9018-2K

7818-2H

F I

技術表示箇所

審査請求 未請求 請求項の数2(全4頁)

(21)出願番号 特願平3-313174

(22)出願日 平成3年(1991)11月1日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 鈴木 正明

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(74)代理人 弁理士 伊東 哲也 (外1名)

(54)【発明の名称】 液晶表示素子用電極パターンの形成方法

(57)【要約】

【目的】 露光時のパターンズレを防止し表示品質の向上を図った液晶表示素子用電極パターン形成方法を提供する。

【構成】 少なくとも2回のフォトリソ工程を繰り返して基板上に液晶表示素子用電極パターンを形成する方法において、基板上に形成したフォトレジストへの所望パターンの露光の際に全面一括露光によるフォトリソ工程と全面を複数エリアに分割する分割露光によるフォトリソ工程とを併用して行う。

1

【特許請求の範囲】

【請求項1】少なくとも2回のフォトリソ工程を繰り返して基板上に液晶表示素子用電極パターンを形成する方法において、基板上に形成したフォトレジストへの所望パターンの露光の際に全面一括露光によるフォトリソ工程と全面を複数エリアに分割する分割露光によるフォトリソ工程とを併用して行うことを特徴とする液晶表示素子用電極パターンの形成方法。

【請求項2】前記全面一括露光によるフォトリソ工程により、基板上に透明電極パターンおよび該透明電極パターン上に金属電極パターンを形成し、その後前記分割露光によるフォトリソ工程により、上記各電極パターンのショート欠陥修復を行うことを特徴とする請求項1の液晶表示素子用電極パターンの形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、少なくとも2回以上のフォトリソ工程を繰り返して基板上に液晶表示素子用電極パターンを形成する方法に関し、特にフォトレジストへの所望パターンの露光方法に関するものである。

【0002】

【従来の技術】フォトリソ工程により基板上に液晶表示素子用電極パターンを形成する技術は周知である。この一例として表示画面サイズ10インチ以上クラスの大面積で高精細な液晶表示素子用のストライプ状電極群をガラス基板状に形成する場合を説明すると、ガラス基板状にほぼ全面に透明電極膜を成膜し、その透明電極膜を洗浄した後、ロールコーダを用いてフォトレジスト膜を約 $1\text{ }\mu\text{m}$ の厚さに塗布する。次に仮乾燥後に露光装置により、所望のパターンを有するマスクを介してフォトレジスト上へ紫外線(UV)を照射した後、現像液により現像を行う。次に現像して表わされた透明電極膜をエッチングした後、残ったレジスト膜を除去して電極パターンを形成する。

【0003】また、この後に電極パターンの配線抵抗を低下させる目的で更に金属電極パターンを透明電極パターンの一部に重なるよう形成する。この工程においても、透明電極パターン形成工程と同様に、基板上にほぼ全面に金属電極膜を成膜し、洗浄を行い、フォトレジストの塗布、仮乾燥露光、現像、エッチング、レジスト剥離からなるフォトリソ工程により金属電極パターンを形成する。

【0004】更に近年では、歩留りを向上させるために、上記フォトリソ工程を繰り返した後の隣接するストライプ状電極間のショート欠陥を修復させるために、再度洗浄、レジスト塗布からのフォトリソ工程を繰り返す方法が行われている。

【0005】この場合複数回繰り返すフォトリソ工程の露光装置として、基板が大面積でかつ高精細な電極パターンが必要なことと重ね合わせ時に高精度な機械精度が

2

必要なことから、2つ以上のエリアに分割して縦なぎ合わせる方式のミラー・プロジェクトやレンズ・プロジェクト式露光装置を用いて電極パターンを形成していた。

【0006】

【発明が解決しようとする課題】しかしながら、上記従来の露光装置により露光される工程を経て形成された透明電極ストライプ状パターンおよび金属電極ストライプパターンは、露光時の2つ以上のエリアに分割露光したときの縦なぎ合わせられた部分の機械精度上の誤差などに基づくわずか $2\text{ }\mu\text{m}$ 程度のズレや金属ストライプ電極巾のわずか $1\text{ }\mu\text{m}$ 程度の違いによる開口率の違いが、最終的にパネルが形成されたときに人間の目に視認され、表示品位を大きく低下させていた。また、露光のスルーブットが非常に遅いという欠点があった。(但しこれはショート欠陥を修復させるためのフォトリソ工程時には問題とならない。)また、露光装置として全面一括露光する方式としてプロキシミティ式露光装置等により一括露光を行うと、フォトマスクの熱膨張などからくるパターン精度や重合せ精度が悪化するために、特に3回目のショート欠陥を修復させるためのフォトリソ工程時には前に形成した透明電極ストライプ状パターンおよび金属ストライプ電極パターンに影響を与えるという欠点があった。

【0007】本発明は上記従来技術の欠点に鑑みなされたものであって、露光時のパターンズレを防止し表示品質の向上を図った液晶表示素子用電極パターン形成方法の提供を目的とする。

【0008】

【課題を解決するための手段および作用】本発明によれば、少なくとも2回のフォトリソ工程を繰り返して基板上に液晶表示素子用電極パターンを形成する方法において、基板上に形成したフォトレジストへの所望パターンの露光の際に全面一括露光によるフォトリソ工程と全面を複数エリアに分割する分割露光によるフォトリソ工程とを併用することにより、電極パターンの縦目ズレからくる表示品位の低下を防ぐことができ、また重ね合わせ精度のズレからくるパターン精度への影響をなくした。

【0009】

【実施例】

【実施例1】まず図1に示すように、透明導電膜としてITOを 1500 \AA の厚さに成膜したガラス基板1(30.0mm×32.0mm×1.1mm厚)上に20cpのフォトレジスト(例えばθFPR-800東京応化製)をロールコーダで塗布し、90℃、10分のブリペークを行い、約 $1\text{ }\mu\text{m}$ 厚のレジスト膜を形成した。その後、プロキシミティ式全面一括露光装置(例えば152Rタマラック製)により、所望のパターンを有するガラスマスクをガラス基板に $50\text{ }\mu\text{m}$ まで接近させて全面一括に

$5 \text{ mW}/\text{cm}^2$ のエネルギーの紫外光を 10 秒間照射した。次に、現像液（例えば NMD-3 東京応化製）により現像を行い、更に 100°C 10 min のポストペークを行った後に、現像して表れた ITO 膜を塩酸系またはヨウ化水素酸系のエッティング液によりエッティングした。最後に、レジスト剥離液（例えばストリッパー 10 東京応化製）によりフォトレジストを剥離して電極間 A が $10 \mu\text{m}$ で、継ぎ目のないストライプ状透明電極パターン 2 を形成した（図 1）。

【0010】次に、図 2 および図 3 を用いて、ストライプ状電極パターン 2 の抵抗を低下させるために、金属電極パターン 4 を形成する方法を述べる。電極パターン 2 上に更にモリブデン 3 を $1500 \mu\text{m}$ の厚さで成膜した（図 3）。

【0011】次いで、同様にフォトレジストを形成し、プロキシミティ式全面一括露光装置（例えば 152R タマラック製）により所望のパターンに露光した。更に、現像ポストペーク、専用エッティング液によるエッティング、レジスト剥離によりストライプ状透明電極パターン 2 に重ね合わせる様に金属電極パターン 4 を形成した（図 3）。

【0012】このとき重ね合わせ精度は部分的に $2 \mu\text{m}$ 程度のズレがあったが、全体として表示品位等にはまったく問題なく形成できた。

【0013】更に、上記工程で発生した隣接するストライプ状電極間のショート欠陥を修復するために、再度フォトレジストを同様に形成した。このフォトレジストの露光工程では、ミラープロジェクション式の分割露光装置（例えば MPA-1500 キヤノン製）により全面を 4 つのエリアに分割し、各々所望のパターンを有するフォトマスクにより 4 回露光した。その後、現像、ポストペークを行った後、ストライプ状電極パターンおよびその上に重ね合わせた金属電極パターンに対し、この工程において所望するパターン 5（このときはレジスト像）はそのスペース間 B が $5 \mu\text{m}$ にもかかわらず、重ね合わせ精度が全面において $\pm 1 \mu\text{m}$ 以内に収まっていた。このため、つまりパターンずれが少ないため、その後に ITO のエッティング液および金属電極（モリブデン）のエッティング液にさらしてもストランプ状透明電極パターンおよびその上に重ね合わせた金属電極パターン精度等への影響はまったくなく、本来目的とする透明電極（ITO）による隣接ショート欠陥部 6 や、金属電極（モリブデン）による隣接ショート欠陥部 7 の修復を行うことができた。

【0014】（実施例 2）実施例 1 の工程と同様にフォトリソ工程を繰り返すことにより、ガラス基板（450

$\text{mm} \times 550 \text{ mm} \times 1, 1 \text{ mm}$ 厚）上にストライプ状透明電極（ITO パターンと、その上に重ね合わせるように金属電極（クロム）パターンを形成した。この際 2 つの工程とも露光は、プロキシミティ式一括露光装置（例えば TME 550 PLC トブコン製）により行った。この結果継ぎ目はなく、重ね合わせ精度は全面において $\pm 2 \mu\text{m}$ 以内におさえることができ表示品位等の優れたパターンを形成することができた。

【0015】次に、前記工程で発生した隣接するストライプ状電極間のショート欠陥を修復させるためのフォトリソ工程での露光について述べる。この基板サイズでのミラープロジェクション式の分割露光装置は、実用化されていない。従って、上記と同じくプロキシミティ式一括露光装置により、フォトマスクの半分のエリアを完全に遮光したパターンにより、半分づつ 2 回露光した。これによって、フォトマスクの熱膨張や、機械精度上の誤差からくる重ね合わせのズレを抑え、高精度でパターンを形成することができた。従って、ストライプ状透明電極パターン 2 と、その上に重ね合うように形成した金属電極パターン 4 はまったく影響なく隣接ショート欠陥部の修復ができた。

【0016】

【発明の効果】以上説明したように、本発明においては、少なくとも 2 回以上のフォトリソ工程を繰り返して基板上に電極パターンを形成する方法において、露光の際に全面一括露光と全面を複数エリアに分割する露光とを併用して行うことにより表示品位不良の出ない高品質の液晶表示素子用基板を歩留り良く製造できる。

【図面の簡単な説明】

【図 1】 透明電極パターン形成工程における基板上に形成したストライプ状透明電極パターンのストライプ方向に対し直交方向の基板断面図である。

【図 2】 金属電極膜形成工程における、透明電極膜上全面に成膜された金属電極用金属を示す断面図である。

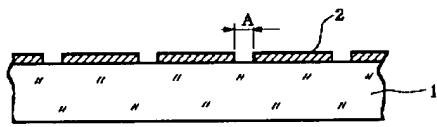
【図 3】 図 2 の金属膜をフォトリソ工程により電極パターン化した状態の断面図である。

【図 4】 ストライプ電極パターン間の隣接ショート修復時のフォトリソ工程の露光および現像後のレジストパターンを示す基板断面図である。

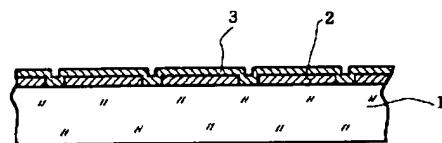
【符号の説明】

1；ガラス基板、2；ストライプ状透明電極パターン、3；金属電極用金属、4；金属電極パターン、5；レジストパターン、6；透明電極によるストライプ状パターン間の隣接ショート欠陥部、7；ストライプ状パターン間の隣接ショート欠陥部。

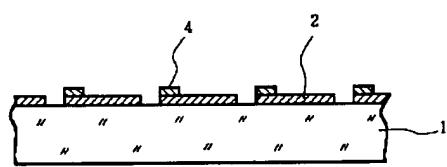
【図1】



【図2】



【図3】



【図4】

